CMOS-Schaltkreise Logikbaureihe Vxxx

Die CMOS-Schaltkreise der Logikbaureihe V 4000 sind in gepufferter Schaltungstechnik ausgeführt (außer V 4007 D) und entsprechen in ihren statischen elektrischen Parametern der JEDEC-Standard-B-Serien-Spezifikation. Im Vergleich zu TTL- bzw. Low-power-TTL-Schaltkreisen zeichnen sich die CMOS-Schaltkreise durch folgende Vorteile aus:

- Niedrige Verlustleistung bis ca. 10 MHz (ermöglicht den Einsatz in batteriegepufferten Schaltungen),
- der Maximalwert der Ausgangsimpedanz ist nahezu unabhängig von allen erlaubten Eingangsbelegungen,
- nahezu ideale Übertragungskennlinie,
- großer Betriebsspannungsbereich (U_{DD} = 3 bis 15 V), geringe Stabilisierung der Betriebsspannung erforderlich,
- hohe statische Störsicherheit,
- niedrige, einheitliche Eingangskapazität,
- Arbeitstemperaturbereich von -40 bis 85 °C,
- Lieferung in Dual-in-line-Plastgehäusen.

Diese Eigenschaften erschließen CMOS-Schaltkreisen eine Reihe neuer Anwendungsmöglichkeiten in Ergänzung zu den TTL-Schaltkreisfamilien.

Grenzwerte

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{DD}	U_{SS} - 0,5	U_{SS} + 18	V
Eingangsspannung	U_I	U_{SS} - 0,5	U_{DD} + 0,5	V
Ausgangsspannung	U_O	U_{SS} - 0,5	U_{DD} + 0,5	V
Verlustleistung je Ausgangstransistor	P_V		100	mW
Gesamtverlustleistung	P_{tot}		300 [1)]	mW
			150 [2)]	mW
Gesamtverlustleistung [3)]	P_{tot}		600 [1)]	mW
			300 [2)]	mW
Lastkapazität je Ausgang	C_L		5	nF
Eingangsstrom	$\|I_I\|$		10	mA
Betriebstemperaturbereich	T_a	-40	+85	°C
Lagerungstemperaturbereich	T_{stg}	-55	+125	°C

1) T_a = -40...+70 °C; 2) T_a = +85 °C; 3) nur V 4034 D

Ausgewählte Kennwerte (außer V 4007)

Kennwert	Kurzzeichen	Meßbedingungen U_{DD} (V)	$\lvert I_O \rvert$ (µA)	U_O (V)	min.	max.	Einheit
Ausgangsspannung High	U_{OH}	5	< 1		4,95		V
		10	< 1		9,95		V
		15	< 1		14,95		V
Ausgangsspannung Low	U_{OL}	5	< 1			0,05	V
		10	< 1			0,05	V
		15	< 1			0,05	V
Ausgangsstrom High	$-I_{OH}$	5		4,6	0,4		mA
		10		9,5	0,9		mA
		15		13,5	2,4		mA
Ausgangsstrom Low	I_{OL}	5		0,4	0,4		mA
		10		0,5	0,9		mA
		15		1,5	2,4		mA
Eingangsspannung High	U_{IH}	5	< 1	0,5/4,5	3,5		V
		10	< 1	1,0/9,0	7,0		V
		15	< 1	1,5/13,5	11,0		V
Eingangsspannung Low	U_{IL}	5	< 1	0,5/4,5		1,5	V
		10	< 1	1,0/9,0		3,0	V
		15	< 1	1,5/13,5		4,0	V
Eingangsreststrom High	$\lvert I_I \rvert$	15		T_a = -25 °C		0,1	µA
		15		T_a = 85 °C		1,0	µA
Reststrom der	I_{ZH}	15		15, T_a = -25 °C		1,2	µA
Tristate-Ausgänge		15		15, T_a = 85 °C		12	µA
Reststrom der	$-I_{ZL}$	15		0, T_a = 25 °C		1,2	µA
Tristate-Ausgänge		15		0, T_a = 85 °C		12	µA
Eingangskapazität	C_I			T_a = -25 °C		7,5	pF
Stromaufnahme	I_{DD}	5				7,5	µA
Gatter		10				15	µA
		15				30	µA
Stromaufnahme	I_{DD}	5				30	µA
Flip - Flop, Latch		10				60	µA
Gatter		15				120	µA
Stromaufnahme	I_{DD}	5				150	µA
Zähler, Register		10				300	µA
		15				600	µA