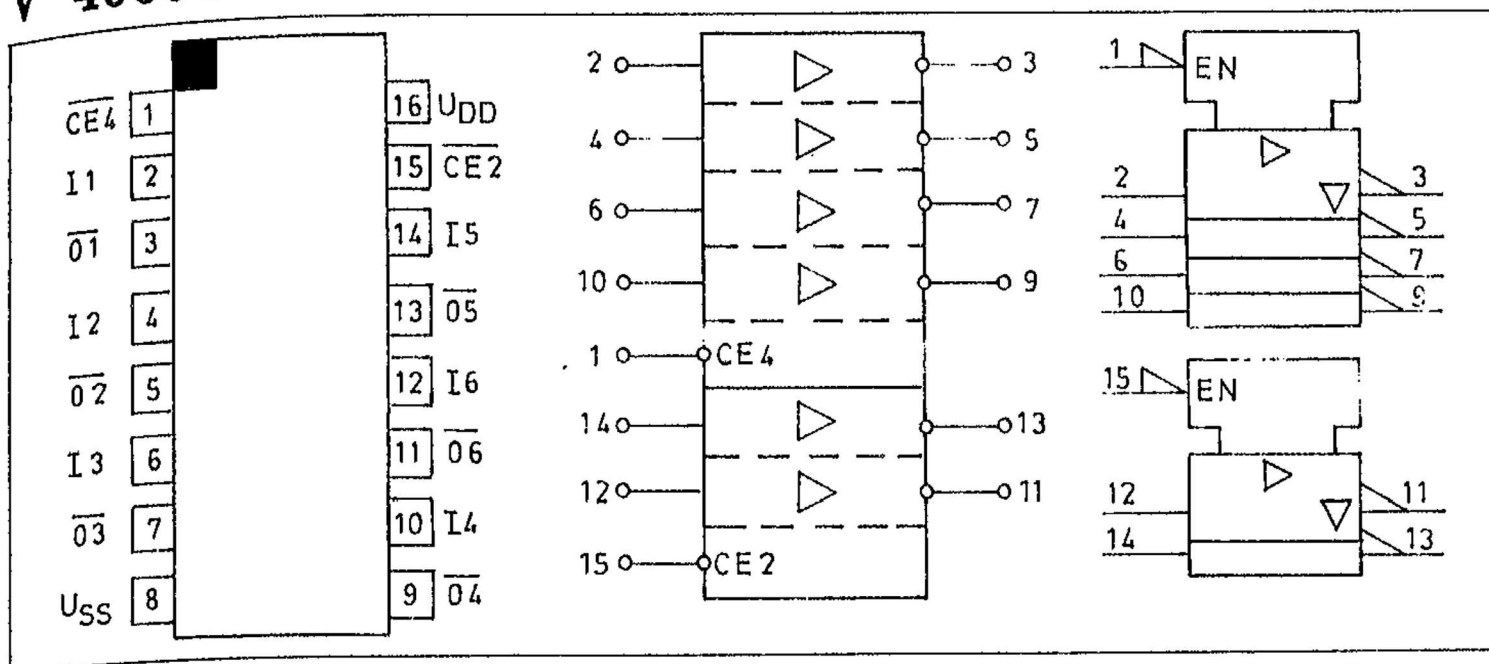




Anschlußbelegung, Schaltzeichen und IEC-Zeichen

Bauform: DIP-16, Plast (Bild 4)

Typstandard: TGL 38691

In	$\overline{CEm}$	$\overline{On}$
L	L	H
L	H	hochohmig
H	L	L
H	H	hochohmig

Funktionstabelle

(m = 4 für n = 1, 2, 3, 4)

(m = 2 für n = 5, 6)

Ausgewählte Kennwerte

Kennwerte	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Ausgangsstrom Low	I_{OL}	$U_{DD} = 5\text{ V}$ $U_{OL} = 0,4\text{ V}$	2,3		mA
		$U_{DD} = 10\text{ V}$ $U_{OL} = 0,5\text{ V}$	8		mA
		$U_{DD} = 15\text{ V}$ $U_{OL} = 1,5\text{ V}$	16		mA
Ausgangsstrom High	$ I_{OH} $	$U_{DD} = 5\text{ V}$ $U_{OH} = 4,6\text{ V}$	0,8		mA
		$U_{DD} = 10\text{ V}$ $U_{OH} = 9,5\text{ V}$	2,5		mA
Verzögerungszeit $I \rightarrow O$	t_{PHL}	$U_{DD} = 5\text{ V}$ $U_{DD} = 10\text{ V}$ $U_{DD} = 15\text{ V}$		160 70 50	ns ns ns

CMOS-Schaltkreise Logikbaureihe Vxxx

Die CMOS-Schaltkreise der Logikbaureihe V 4000 sind in gepufferter Schaltungstechnik ausgeführt (außer V 4007 D) und entsprechen in ihren statischen elektrischen Parametern der JEDEC-Standard-B-Serien-Spezifikation. Im Vergleich zu TTL- bzw. Low-power-TTL-Schaltkreisen zeichnen sich die CMOS-Schaltkreise durch folgende Vorteile aus:

- Niedrige Verlustleistung bis ca. 10 mW (ermöglicht den Einsatz in batteriegepufferten Schaltungen),
- der Maximalwert der Ausgangsimpedanz ist nahezu unabhängig von allen erlaubten Eingangsbelegungen,
- nahezu ideale Übertragungskennlinie,
- großer Betriebsspannungsbereich ($U_{DD} = 3$ bis 15 V), geringe Stabilisierung der Betriebsspannung erforderlich,
- hohe statische Störsicherheit,
- niedrige, einheitliche Eingangskapazität,
- Arbeitstemperaturbereich von -40 bis 85 °C,
- Lieferung in Dual-in-line-Plastgehäusen.

Diese Eigenschaften erschließen CMOS-Schaltkreisen eine Reihe neuer Anwendungsmöglichkeiten in Ergänzung zu den TTL-Schaltkreisfamilien.

Grenzwerte

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{DD}	$U_{SS} - 0,5$	$U_{SS} + 18$	V
Eingangsspannung	U_I	$U_{SS} - 0,5$	$U_{DD} + 0,5$	V
Ausgangsspannung	U_O	$U_{SS} - 0,5$	$U_{DD} + 0,5$	V
Verlustleistung je Ausgangstransistor	P_V		100	mW
Gesamtverlustleistung	P_{tot}		300 ¹⁾	mW
			150 ²⁾	mW
Gesamtverlustleistung ³⁾	P_{tot}		600 ¹⁾	mW
			300 ²⁾	mW
Lastkapazität je Ausgang	C_L		5	nF
Eingangsstrom	$ I_I $		10	mA
Betriebstemperaturbereich	T_a	-40	+85	°C
Lagerungstemperaturbereich	T_{stg}	-55	+125	°C

1) $T_a = -40 \dots +70$ °C; 2) $T_a = +85$ °C; 3) nur V 4034 D

Ausgewählte Kennwerte (außer V 4007)

Kennwert	Kurz- zeichen	Meßbedingungen			min.	max.	Einheit
		U_{DD} (V)	$ I_O $ (μA)	U_O (V)			
Ausgangsspannung High	U_{OH}	5	< 1		4,95		V
		10	< 1		9,95		V
		15	< 1		14,95		V
Ausgangsspannung Low	U_{OL}	5	< 1			0,05	V
		10	< 1			0,05	V
		15	< 1			0,05	V
Ausgangsstrom High	$-I_{OH}$	5		4,6	0,4		mA
		10		9,5	0,9		mA
		15		13,5	2,4		mA
Ausgangsstrom Low	I_{OL}	5		0,4	0,4		mA
		10		0,5	0,9		mA
		15		1,5	2,4		mA
Eingangsspannung High	U_{IH}	5	< 1	0,5/4,5	3,5		V
		10	< 1	1,0/9,0	7,0		V
		15	< 1	1,5/13,5	11,0		V
Eingangsspannung Low	U_{IL}	5	< 1	0,5/4,5		1,5	V
		10	< 1	1,0/9,0		3,0	V
		15	< 1	1,5/13,5		4,0	V
Eingangsreststrom High	$ I_I $	15		$T_a = -25\text{ }^{\circ}C$		0,1	μA
		15		$T_a = 85\text{ }^{\circ}C$		1,0	μA
Reststrom der	I_{ZH}	15		$15, T_a = -25\text{ }^{\circ}C$		1,2	μA
Tristate-Ausgänge		15		$15, T_a = 85\text{ }^{\circ}C$		12	μA
Reststrom der	$-I_{ZL}$	15		$0, T_a = 25\text{ }^{\circ}C$		1,2	μA
Tristate-Ausgänge		15		$0, T_a = 85\text{ }^{\circ}C$		12	μA
Eingangskapazität	C_I			$T_a = -25\text{ }^{\circ}C$		7,5	pF
Stromaufnahme	I_{DD}	5				7,5	μA
Gatter		10				15	μA
		15				30	μA
Stromaufnahme	I_{DD}	5				30	μA
Flip - Flop, Latch		10				60	μA
Gatter		15				120	μA
Stromaufnahme	I_{DD}	5				150	μA
Zähler, Register		10				300	μA
		15				600	μA

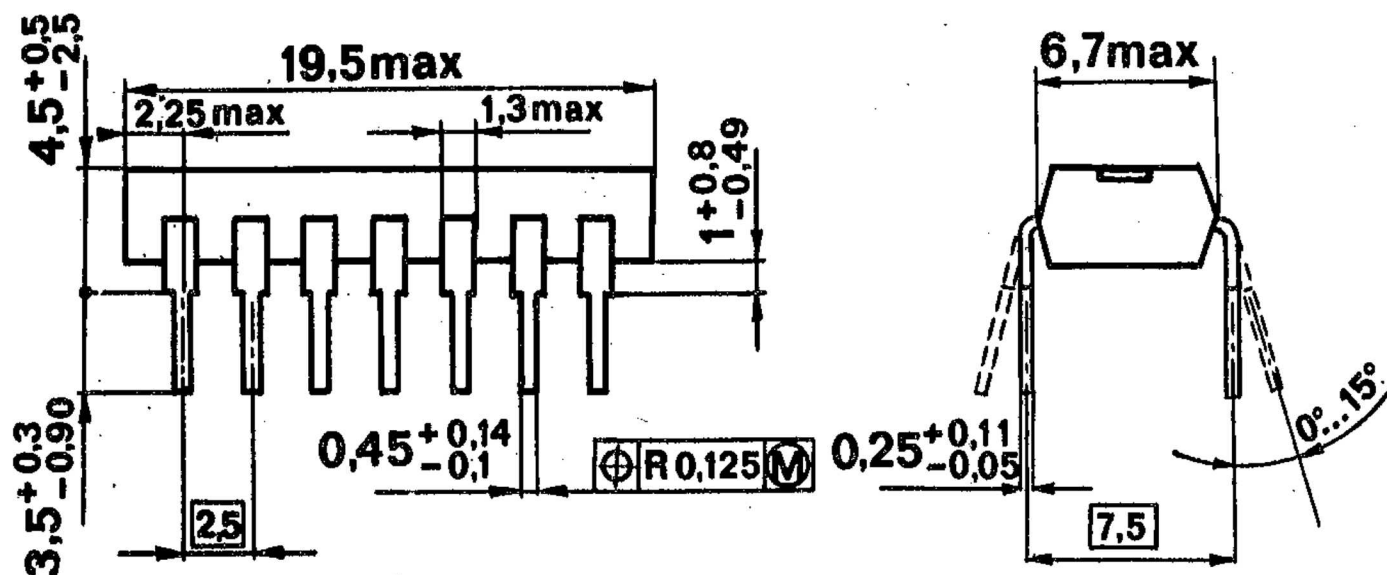


Bild 3 (DIP-14, Plast)

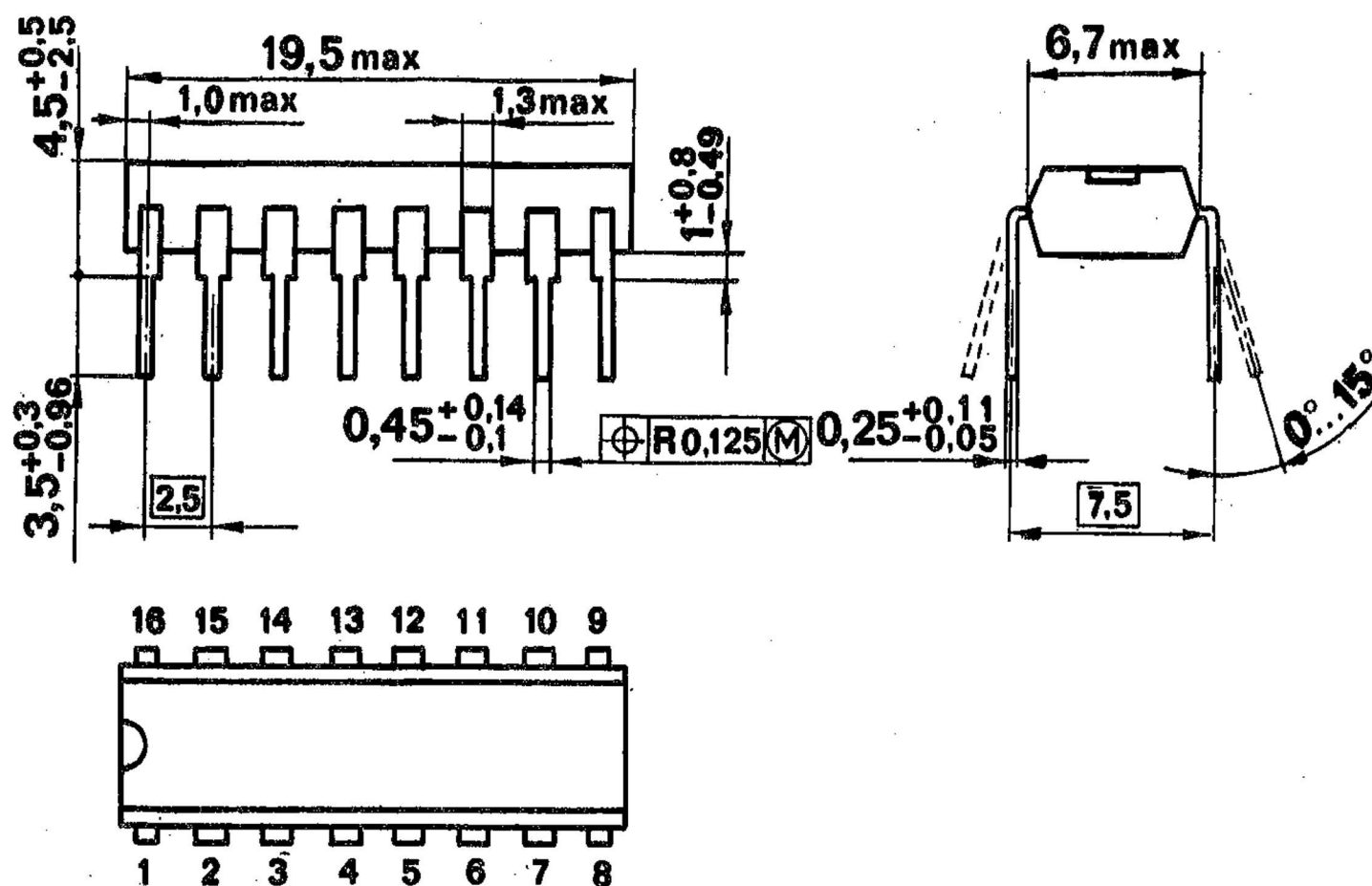
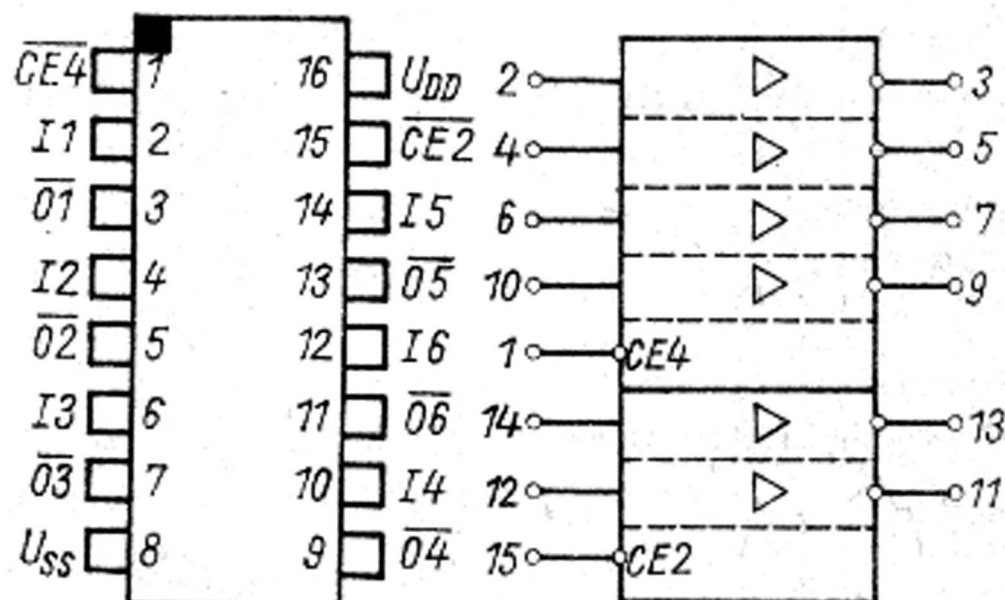


Bild 4 (DIP-16, Plast)

V 40098 D

6 Invertierende Treiberstufen mit Tristate-Ausgängen

Bauform 6



Anschlußbelegung und Schaltungskurzzeichen

1	$\overline{CE} 4$	Steuereingang Freigabe 01 bis 04
2	$\overline{I} 1$	Eingang 1
3	$\overline{O} 1$	Ausgang 1
4	$\overline{I} 2$	Eingang 2
5	$\overline{O} 2$	Ausgang 2
6	$\overline{I} 3$	Eingang 3
7	$\overline{O} 3$	Ausgang 3
8	U_{SS}	Bezugspotential

9	$\overline{O} 4$	Ausgang 4
10	$\overline{I} 4$	Eingang 4
11	$\overline{O} 6$	Ausgang 6
12	$\overline{I} 6$	Eingang 6
13	$\overline{O} 5$	Ausgang 5
14	$\overline{I} 5$	Eingang 5
15	$\overline{CE} 2$	Steuereingang Freigabe 05 bis 06
16	U_{DD}	Betriebsspannung

		Meßbedingungen	min.	max.
Ausgangsstrom L	I_{OL}	$U_{DD} = 5\text{ V}$	2,3	mA
		$U_{DD} = 10\text{ V}$	8,0	mA
		$U_{DD} = 15\text{ V}$	16	mA
Ausgangsstrom H	$-I_{OH}$	$U_{DD} = 5\text{ V}$	0,8	mA
		$U_{DD} = 10\text{ V}$	2,5	mA
		$U_{DD} = 15\text{ V}$	8,0	mA
Reststrom der Tristate-Ausgänge hochohmig	I_{ZH}	$U_{DD} = 15\text{ V}$	12	μA
	$-I_{ZL}$			

Dynamische Kennwerte

($\vartheta_a = 25^\circ\text{C}$, $U_{SS} = 0\text{ V}$, $U_{IL} = 0\text{ V}$, $C_L = 50\text{ pF}$, Eingangsimpuls,
 $t_{TLH} = t_{THL} = 20\text{ ns}$)

Anstiegszeit d. Ausgangssignale	t_{TLH}	$U_{DD} = 5\text{ V}$	70 ns
		$U_{DD} = 10\text{ V}$	40 ns
		$U_{DD} = 15\text{ V}$	30 ns
Abfallzeit d. Ausgangssignale	t_{THL}	$U_{DD} = 5\text{ V}$	60 ns
		$U_{DD} = 10\text{ V}$	30 ns
		$U_{DD} = 15\text{ V}$	20 ns
Verzögerungszeit L/H Flanke	t_{PLH}	$U_{DD} = 5\text{ V}$	130 ns
		$U_{DD} = 10\text{ V}$	60 ns
		$U_{DD} = 15\text{ V}$	50 ns
Verzögerungszeit H/L Flanke	t_{PHL}	$U_{DD} = 5\text{ V}$	160 ns
		$U_{DD} = 10\text{ V}$	70 ns
		$U_{DD} = 15\text{ V}$	50 ns
Selektions- und Deselektionszeit H	t_{PHZ}	$U_{DD} = 5\text{ V}$	85 ns
		$U_{DD} = 10\text{ V}$	65 ns
		$U_{DD} = 15\text{ V}$	60 ns
	t_{PZH}	$U_{DD} = 5\text{ V}$	140 ns
		$U_{DD} = 10\text{ V}$	75 ns
		$U_{DD} = 15\text{ V}$	65 ns
Selektions- und Deselektionszeit L	t_{PLZ}	$U_{DD} = 5\text{ V}$	135 ns
		$U_{DD} = 10\text{ V}$	80 ns
		$U_{DD} = 15\text{ V}$	70 ns
		$U_{DD} = 5\text{ V}$	185 ns
		$U_{DD} = 10\text{ V}$	85 ns
		$U_{DD} = 15\text{ V}$	70 ns
Eingangskapazität	C_i		7,5 pF