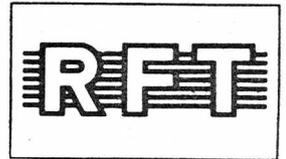


Information



U 256 D

2/84

**Hersteller: VEB Zentrum für Forschung und Technologie
Mikroelektronik Dresden**

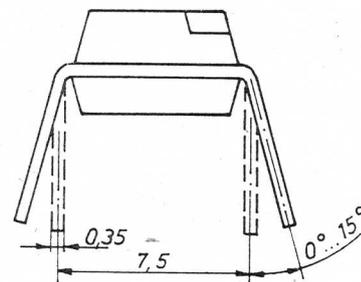
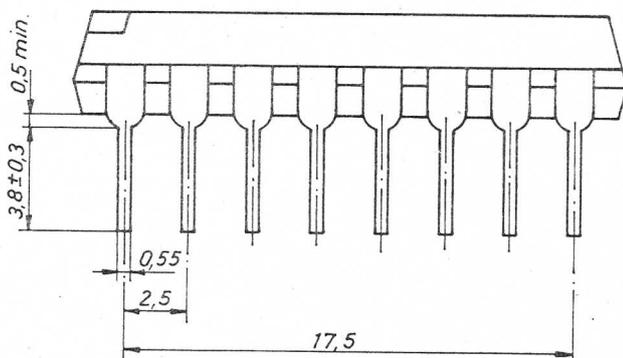
Integrierter dynamischer 16k-Bit-Schreib-Lese-Speicher-Schaltkreis mit wahlfreiem Zugriff (dRAM). Der Schaltkreis ist ein hochintegrierter/MOS-Schaltkreis in n-Kanal-Silicon-Gate/DP-Technologie.

Der U 256 D kann universell eingesetzt werden.

Durch zeitmultiplexe Eingabe über 7 Adreßbits, getrennt nach Zeilen- und Spaltenadressen, kann der Schaltkreis in einem 16poligen Gehäuse untergebracht werden.

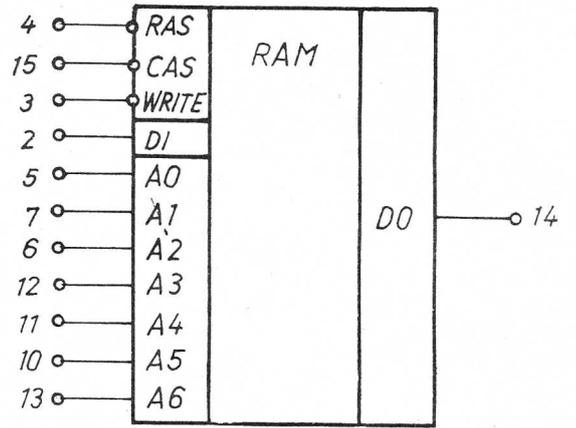
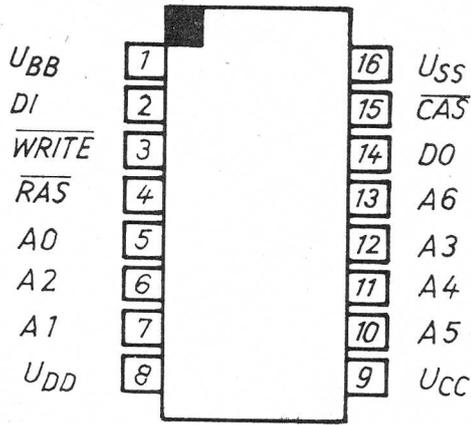
Das Speicherelement ist die Ein-Transistor-Speicherzelle, die aus je einem Speicher- und einem Transfergate besteht. Die Organisation erfolgt in 16384 Worten zu je 1-Bit.

Abmessungen (mm) und Masse



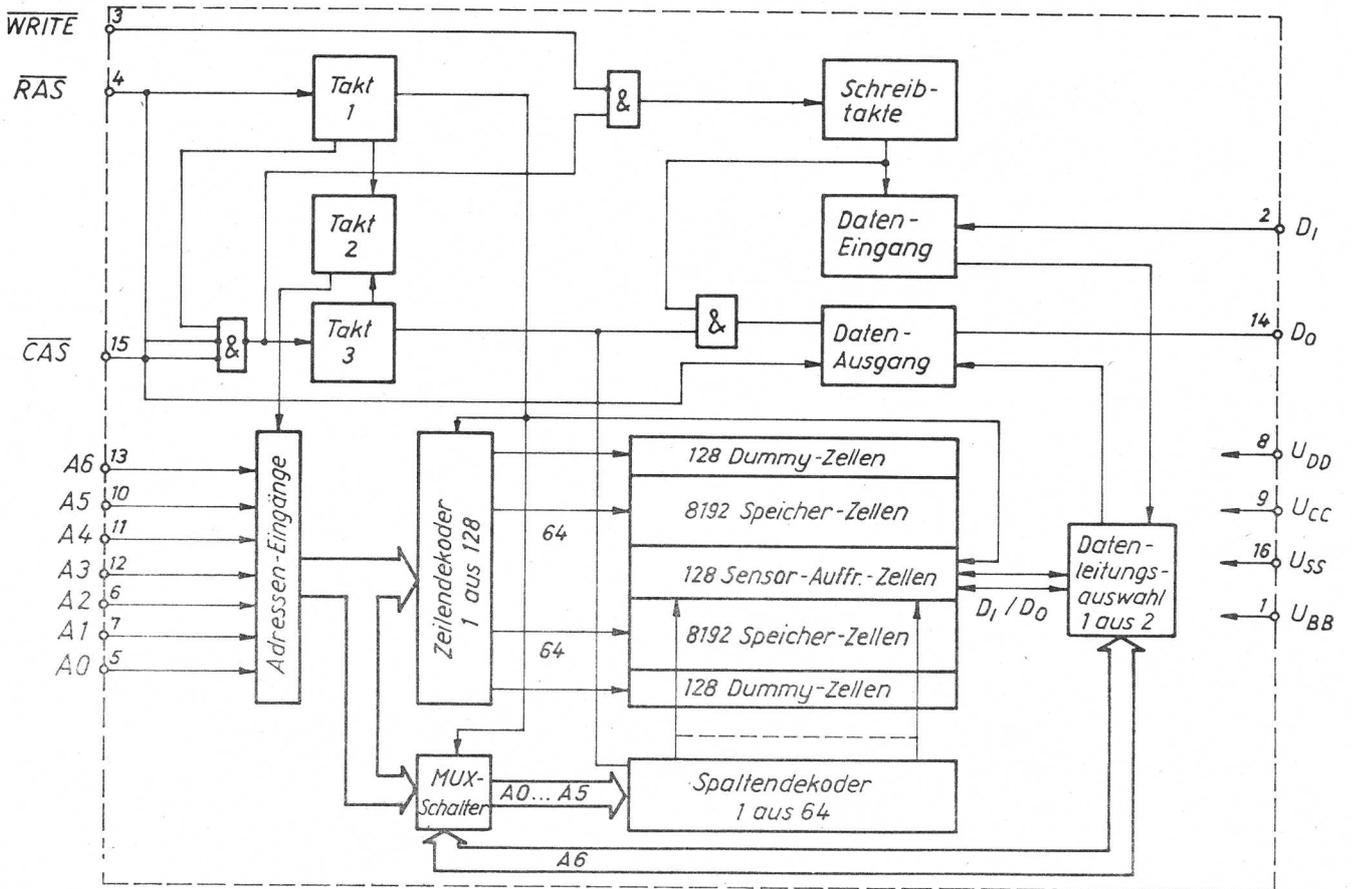
Bauform: 21.2.1.2.16 TGL 26713, Plastikgehäuse
Masse: U 256 D ca. 1,4 g

Typenstandard: TGL 38690



$A_0 \dots A_6$ Adresseneingänge
 \overline{CAS} Spalten-Adress-Steuereingang
 DI Dateneingang
 DO Datenausgang
 \overline{RAS} Zeilen-Adress-Steuereingang
 \overline{WRITE} Lese-Schreib-Steuerung

U_{BB}
 U_{CC}
 U_{DD}
 U_{SS}
 } Betriebsspannungen



Blockschaltbild

Zur Funktion des U 256 D

Mit dem U 256 D kann in folgenden Betriebsarten gearbeitet werden:

- "READ" - Zyklus (Lese-Zyklus)
- "WRITE" - Zyklus (Schreib-Zyklus)
- "READ-MODIFY-WRITE" - Zyklus
- "RAS-ONLY-REFRESH" - Zyklus (Auffrischen durch Aufruf der Zeilenadresse)
- "PAGE-Mode" - Zyklus

1. Adressierung

Die 14 Adressen, die zur Auswahl einer der 16 384 Speicherzellen erforderlich sind, werden zeitmultiplex über 7 Adresseneingänge A₀ bis A₆ in die internen Adressenspeicher übernommen. Dies wird durch die zeitliche Folge zweier abfallender Flanken von Taktimpulsen mit $U_H = 2,7 \text{ V}$ erreicht. Der erste Taktimpuls, ROW-Address-Strobe $\overline{\text{RAS}}$, übernimmt die 7 Zeilen-Adressen in den IS. Durch den zweiten Taktimpuls, Column-Address-Strobe $\overline{\text{CAS}}$, werden danach die 7 Spaltenadressen in den IS übernommen. Jedes dieser beiden Signale, $\overline{\text{RAS}}$ und $\overline{\text{CAS}}$, löst eine Folge von Ereignissen aus, die durch verschiedene intern erzeugte Taktimpulse gesteuert werden. Die beiden Taktketten sind logisch in der Weise gegeneinander verriegelt, daß die zeitmultiplexe Adressenübernahme außerhalb des kritischen Zeitweges für den Datenzugriff beim Lesen liegt. Die späteren Ereignisse in der $\overline{\text{CAS}}$ -gesteuerten Taktkette sind gesperrt, bis ein Signal ("GATED- $\overline{\text{CAS}}$ ") entsteht, das von der $\overline{\text{RAS}}$ -Taktkette abgeleitet ist. Dieses "GATED- $\overline{\text{CAS}}$ "-Signal erlaubt, daß der $\overline{\text{CAS}}$ -Takt extern dann bereits aktiviert werden darf, wenn die Zeilenadressen-Haltezeiten t_{RAH} vergangen ist und wenn die Adresseninformation von Zeile zu Spalte gewechselt hat.

2. Dateneingang und -ausgang

Die Daten, die in eine ausgewählte Zelle eingeschrieben werden sollen, werden in ein Dateneingangsregister bei einer Kombination der $\overline{\text{WRITE}}$ und $\overline{\text{CAS}}$ -Signale übernommen, wenn $\overline{\text{RAS}}$ aktiv ist.

Das letzte der beiden Signale $\overline{\text{WRITE}}$ oder $\overline{\text{CAS}}$ veranlaßt mit seiner abfallenden Flanke die Übernahme der Dateninformation DI in das Dateneingangsregister. Dadurch gibt es verschiedene Möglichkeiten der Schreibzyklus-Steuerung.

Bei einem Schreibzyklus, bei dem $\overline{\text{WRITE}}$ vor $\overline{\text{CAS}}$ aktiv (L-Pegel) wird, wird DI durch $\overline{\text{CAS}}$ übernommen und die Dateneingangs-Vorhaltezeit t_{DS} und Dateneingangs-Haltezeit t_{DH} sind auf $\overline{\text{CAS}}$ zu beziehen. Wenn die Eingangsdaten beim $\overline{\text{CAS}}$ -Übergang noch nicht verfügbar sind, oder wenn ein "READ-WRITE"-Zyklus gewünscht wird, so muß das $\overline{\text{WRITE}}$ -Signal verzögert werden, bis der $\overline{\text{CAS}}$ -Übergang erfolgte. In diesem "KALAYES-WRITE"-Zyklus sind die vorstehenden Zeiten auf $\overline{\text{WRITE}}$ zu beziehen (siehe Zeitdiagramme für "WRITE"-Zyklus und für "READ-WRITE"-Zyklus).

Die Daten werden in den Lesezyklen vom Speicher gehalten, wenn $\overline{\text{WRITE}}$ im inaktiven Zustand (H-Pegel) ist (solange wie $\overline{\text{CAS}}$ aktiv (L-Pegel) ist). Die auszulesenden Daten werden am Ausgang nach der angegebenen Zugriffszeit verfügbar.

3. Datenausgangssteuerung

Der normale Zustand des Datenausganges DO ist der hochohmige Zustand. Immer, wenn $\overline{\text{CAS}}$ inaktiv (H-Pegel) ist, floated DO. Der einzige Zeitpunkt, in dem der Ausgang eingeschaltet und L- oder H-Pegel aufweist, ist nach der Zugriffszeit bei einem Lesezyklus. DO ist dann gültig, bis $\overline{\text{CAS}}$ zurück in den inaktiven Zustand (H-Pegel) geht.

Wenn der Speicherzyklus ein "READ"-, "READ-MODIFY-Write"- oder ein "DELAYEND-WRITE"-Zyklus ist, dann geht DO vom hochohmigen in den aktiven Zustand (L- oder H-Pegel) über. Nach der Zugriffszeit steht der Inhalt der ausgewählten Zelle (nicht invertiert zum ehemaligen DI-Signal) zur Verfügung. Der Ausgang bleibt aktiv, bis $\overline{\text{CAS}}$ inaktiv wird, unabhängig ob $\overline{\text{RAS}}$ inaktiv wird oder nicht.

Wenn der Speicherzyklus ein "WRITE"-Zyklus ist ($\overline{\text{WRITE}}$ aktiv bevor $\overline{\text{CAS}}$ aktiv wird), dann behält der Datenausgang DO seinen hochohmigen Zustand während des gesamten Zyklus. Diese Konfiguration erlaubt dem Anwender die volle Steuermöglichkeit von DO allein durch die Zeitsteuerung von $\overline{\text{WRITE}}$. Dadurch, daß der Ausgang die Daten nicht speichert, können die Daten von der Zugriffszeit an bis zum Beginn eines folgenden Zyklus gültig bleiben ohne Nachteil für die Zykluszeit (Ausdehnung).

4. "PAGE-MODE"-Zyklus

Die "PAGE-MODE"-Zyklen erlauben für aufeinanderfolgende Speicheroperationen für verschiedene Spaltenadressen bei der gleichen Zeilenadresse erhöhte Geschwindigkeit ohne Anwachsen der Verlustleistung. Dies wird durch eine eingespeicherte Zeilenadresse und $\overline{\text{RAS}}$ = aktiv während aller folgenden Speicherzyklen, die sich auf die gleiche Zeilenadresse beziehen, erreicht. Dieser "PAGE-MODE"-Zyklus spart die Verlustleistung ein, die mit dem $\overline{\text{RAS}}$ -Übergang verbunden ist. Die Zeit für die Übernahme weiterer Zeilenadressen wird damit eingespart; deshalb sind Zugriffs- bzw. Zykluszeit um diesen Betrag kleiner.

5. Auffrischen

Das Auffrischen der Daten in der Speichermatrix mit dynamischen Zellen wird ausgeführt, indem ein Speicherzyklus für jede der 128 Zeilenadressen in einem Zeitintervall von 2 ms ausgeführt wird.

Neben den normalen Speicherzyklen ist das mittels " $\overline{\text{RAS}}$ -ONLY-REFRESH"-Zyklen vorteilhaft möglich. Damit ergibt sich eine erheblich niedrigere Verlustleistung. Dies wird durch den kleinen Wert von I_{DD3} wiedergespiegelt.

6. Einschalten der Betriebsspannung

Solange die Betriebsbedingungen eingehalten werden, kann die Zuschaltung der einzelnen Betriebsspannungen in beliebiger Reihenfolge durchgeführt werden. Für den Fall, daß die Betriebsspannungen außerhalb des Bereiches der Betriebsbedingungen, aber innerhalb der zulässigen Grenzwerte liegen, so ist U_{BB} zuerst ein und zuletzt abzuschalten.

Betriebsbedingungen

Alle Spannungen sind auf $U_{\text{SS}} = 0 \text{ V}$ (Masse) bezogen.

Kenngröße	Kurzzeichen	Einheit	Kleinstwert	Nennwert	Größt- wert
Betriebsspannungen	$-U_{\text{BB}}$		4,5	5,0	5,5
	U_{CC}		4,5	5,0	5,5
	U_{DD}		10,8	12,0	13,2
H-Eingangsspannung für RAS, CAS, Write	U_{IHC}	V	2,7		5,5
H-Eingangsspannung für alle anderen Eingänge	U_{IH}		2,4		5,5
L-Eingangsspannung für alle Eingänge	U_{IL}		-1,0		0,8
Lese- oder Schreib-Zykluszeit 1)	t_{RC}		375		
Lese-Schreib-Zykluszeit 1)	t_{RWC}		375		
	t_{RMW}	ns	405		
Page-Mode-Zykluszeit	t_{PC}		225		
Übergangszeit (Anstieg, Abfall)	t_{T}		3		50

1) Die Angaben für $t_{\text{RC}} (\text{min})$,
 $t_{\text{RWC}} (\text{min})$ und $t_{\text{RMW}} (\text{min})$ werden
benutzt, um die Zykluszeit für
den vollen Temperaturbereich
($0^\circ\text{C} \leq \theta_a \leq 70^\circ\text{C}$) anzugeben.

Kenngröße	Kurzzeichen	Einheit	Kleinstwert	Nennwert	Größt- wert
$\overline{\text{RAS}}$ -Vorladezeit	t_{RP}		120		—
$\overline{\text{RAS}}$ -Impulsbreite	t_{RAS}		200		10 000
$\overline{\text{RAS}}$ -Haltezeit	t_{RSH}		135		—
$\overline{\text{CAS}}$ -Haltezeit	t_{CSH}		200		
$\overline{\text{RAS}}$ - $\overline{\text{CAS}}$ -Verzögerungszeit 2)	t_{RCD}		25		65
$\overline{\text{CAS}}$ -Impulsbreite	t_{CAS}		135		
$\overline{\text{CAS}}$ - $\overline{\text{RAS}}$ -Vorladezeit	t_{CRP}		-20		
Zeilenadressenhaltezeit	t_{RAH}		25		
Zeilenadressenvorhaltezeit	t_{ASR}		0		
Spaltenadressenvorhaltezeit	t_{ASC}	ns	-10		
Spaltenadressenhaltezeit	t_{CAH}		55		
Spaltenadressenhaltezeit von $\overline{\text{RAS}}$ an	t_{AR}		120		
Lesekommandovorhaltezeit	t_{RCS}		0		
Lesekommandohaltezeit	t_{RCH}		0		
Schreibkommandohaltezeit	t_{WCH}		55		
Schreibkommandohaltezeit von $\overline{\text{RAS}}$ an	t_{WCR}		120		
Schreibkommando-Pulsbreite	t_{WP}		55		
Schreibkommando- $\overline{\text{RAS}}$ - Vorhaltezeit	t_{RWL}		70		
Schreibkommando- $\overline{\text{CAS}}$ - Vorhaltezeit	t_{CWL}		70		
Dateneingangsvorhaltezeit 3)	t_{DS}		0		
Dateneingangshaltezeit 3)	t_{DH}		55		
Dateneingangshaltezeit von $\overline{\text{RAS}}$ an	t_{DHR}	ns	120		
$\overline{\text{CAS}}$ -Vorladezeit (nur für Page-Mode)	t_{CP}		80		
Refresh-Periode	t_{REF}	ms	—		2
Write-Kommando-Vorhaltezeit	t_{WCS}		-20		
$\overline{\text{CAS}}$ -Write-Verzögerungszeit	t_{CWD}	ns	80		—
$\overline{\text{RAS}}$ -Write-Verzögerungszeit	t_{RWD}		145		
Umgebungstemperatur	ϑ_{a}	°C	0	25	70

2) Betrieb innerhalb $t_{\text{RCD (max)}}$ sichert, daß $t_{\text{RAC (max)}}$ eingehalten wird. $t_{\text{RCD (max)}}$ ist Bezugspunkt. Wenn $t_{\text{RCD}} > t_{\text{RCD (max)}}$, dann wird die Zugriffszeit ausschließlich von t_{CAC} bestimmt.

3) Diese Parameter sind auf die $\overline{\text{CAS}}$ -Flanke in Early-Write-Zyklen und auf die WRITE Flanke in Delayed-Write- oder Read-Modify-Zyklen bezogen.

Bestellbezeichnung eines Schaltkreises:

U 256 C TGL 38690 — U 256 D TGL 38690.

Lieferung des Typ U 256 C an Stelle U 256 D zeitweilig zulässig.

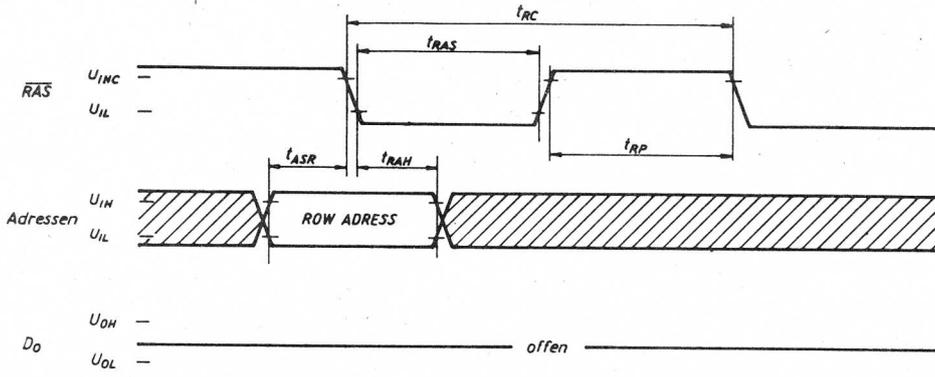
Grenzwerte

Kenngröße	Kurzzeichen	Einheit	min.	max.
Betriebsspannungen, bezogen auf U_{BB}	U_{DD}		-1,0	20
	U_{CC}		-1,0	20
Betriebsspannungen, bezogen auf U_{BB} ($U_{DD} - U_{SS} > 0$)	U_{SS}		0	20
Betriebsspannungen, bezogen auf U_{SS}	U_{DD}	V	-1,0	15
	U_{CC}		-1,0	15
Spannungen an den restlichen Anschlüssen, bezogen auf U_{BB}	U_i		-0,5	20
Umgebungstemperatur	ϑ_a		0	70
Lagerungs- $\frac{U_{256 C}}{U_{256 D}}$	ϑ_s	°C	-55	155
			-55	125
Verlustleistung	P_V	W	—	1,0
Ausgangskurzschlußstrom	I_{OS}	mA	—	50

Hauptkenngrößen

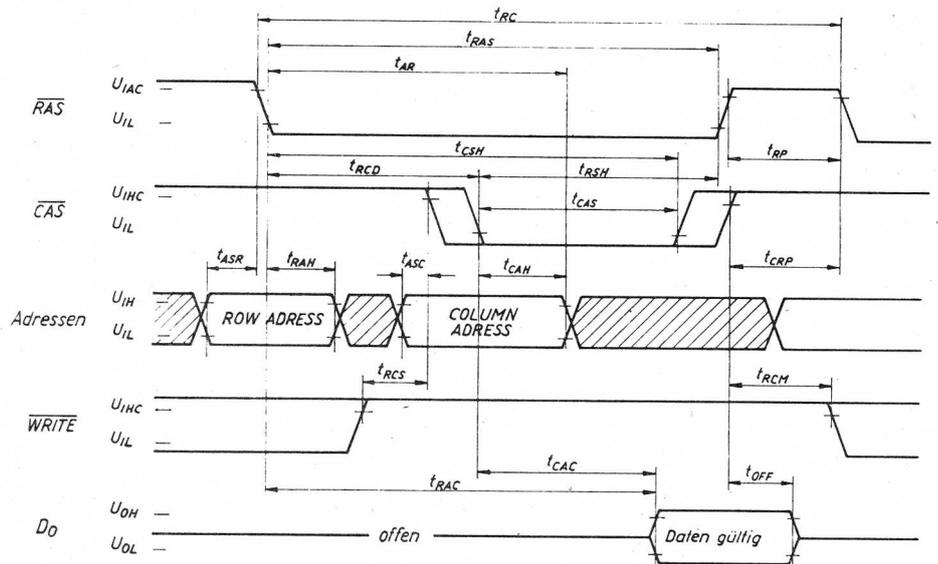
Kenngröße	Kurzzeichen	Einheit	min.	max.
Stromaufnahme, mittlerer Wert bei \overline{RAS} - \overline{CAS} -Zyklen	I_{DD1}	mA		35
	I_{BB1}	μA		200
Ruhestrom	I_{DD2}	mA		1,5
	I_{BB2}	μA		100
Eingangsreststrom	I_i	μA	-10	10
			-20	20
Ausgangsreststrom	I_o	μA	-10	10
			-20	20
H-Ausgangsspannung ⁴⁾	U_{OH}	V	2,4	—
			2,0	
L-Ausgangsspannung ⁴⁾	U_{OL}			0,4 0,8
Zugriffszeit von \overline{RAS} aus	t_{RAC}	ns		200
Zugriffszeit von \overline{CAS} aus	t_{CAC}			135

⁴⁾ U_o schaltet zwischen U_{SS} und U_{CC} , wenn der Ausgang aktiviert wird und keine Strombelastung auftritt. Es ist erlaubt, U_{CC} auf U_{SS} zu reduzieren, ohne die Datenspeicherung und Refresh zu beeinträchtigen; allerdings wird dabei der Wert $U_{OH(min.)}$ nicht garantiert.

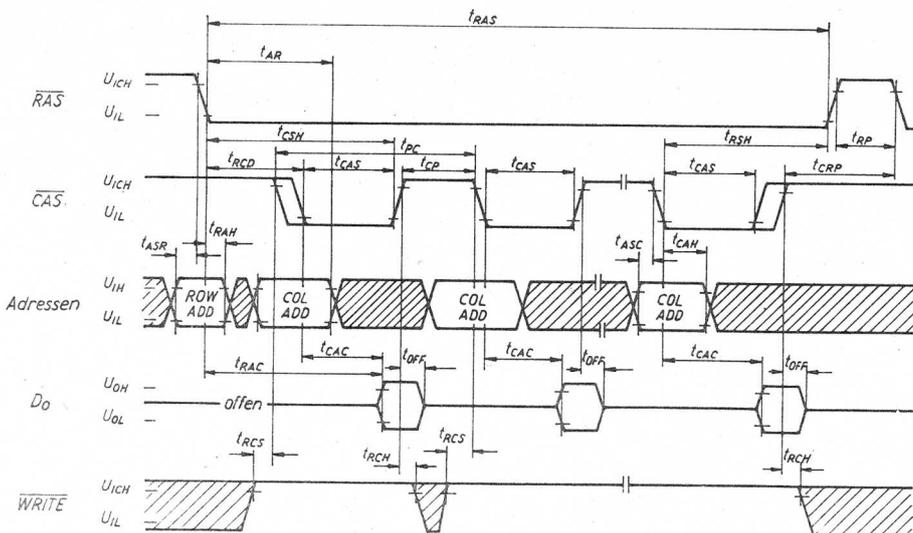


$\overline{CAS} = U_{iHC}$; WRITE = beliebig

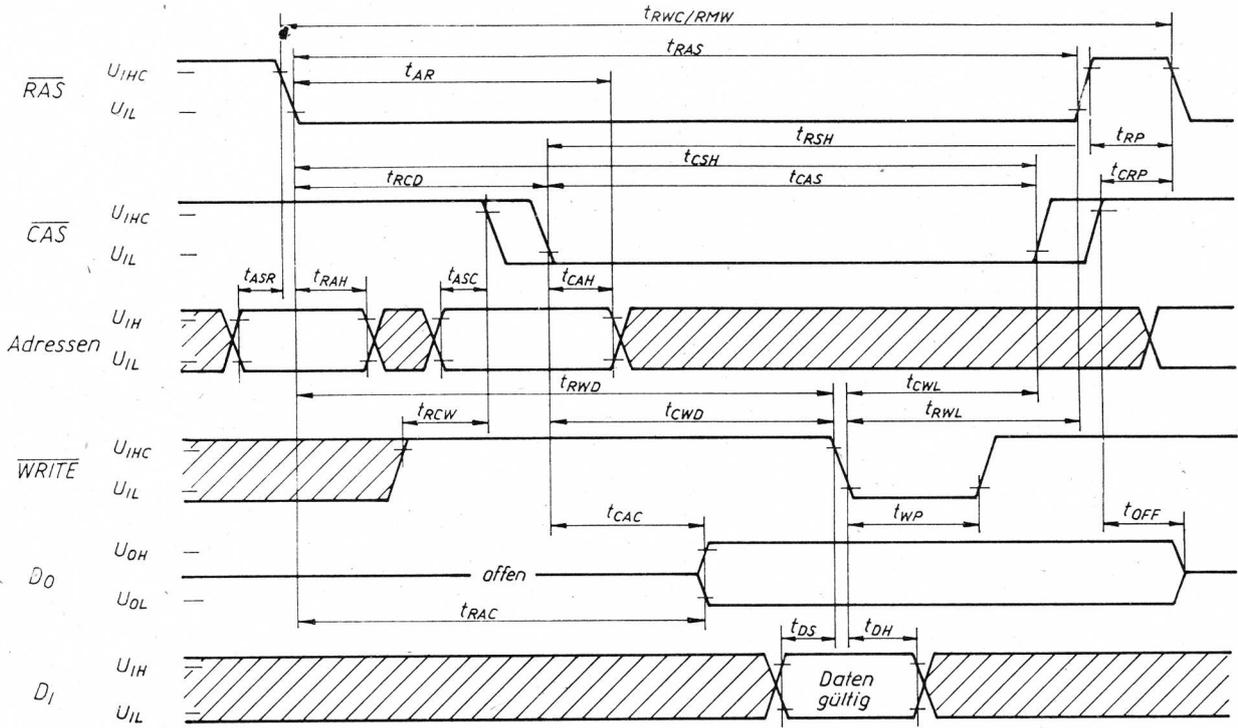
Betriebsart „RAS-ONLY-REFRESH“-Zyklus



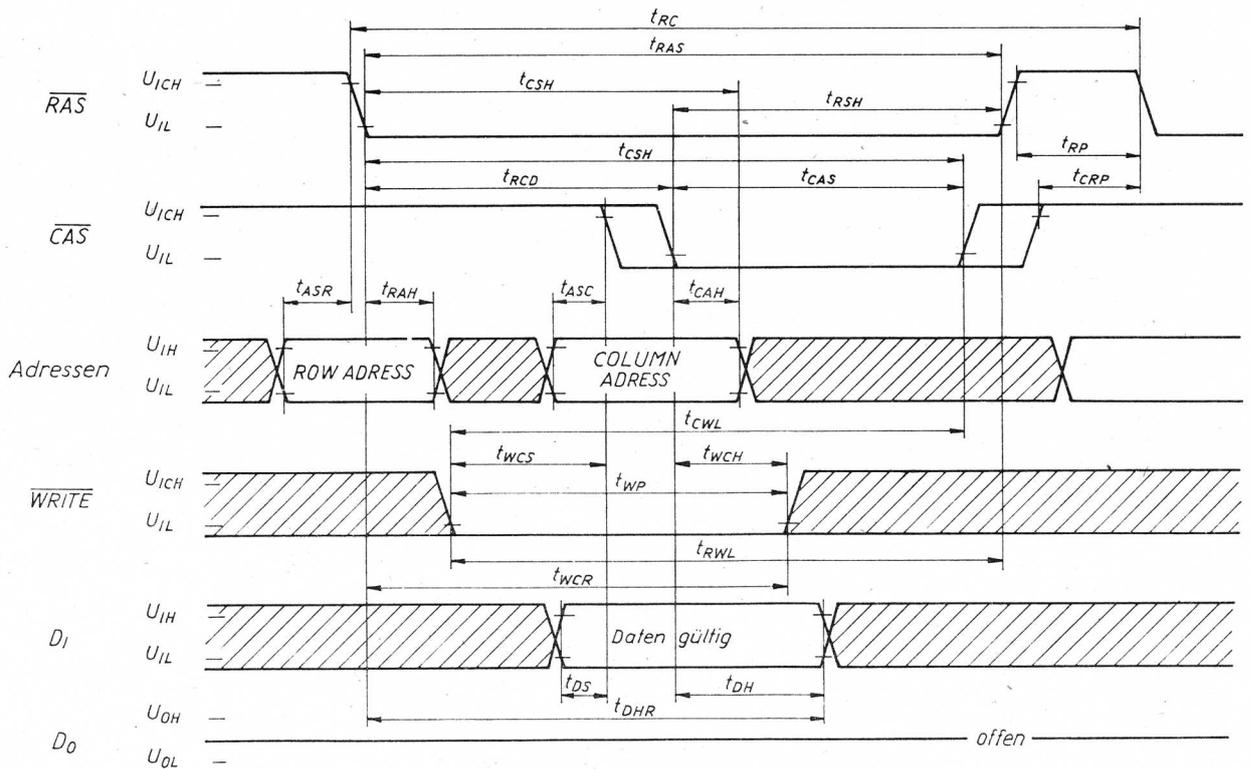
Betriebsart „READ“-Zyklus



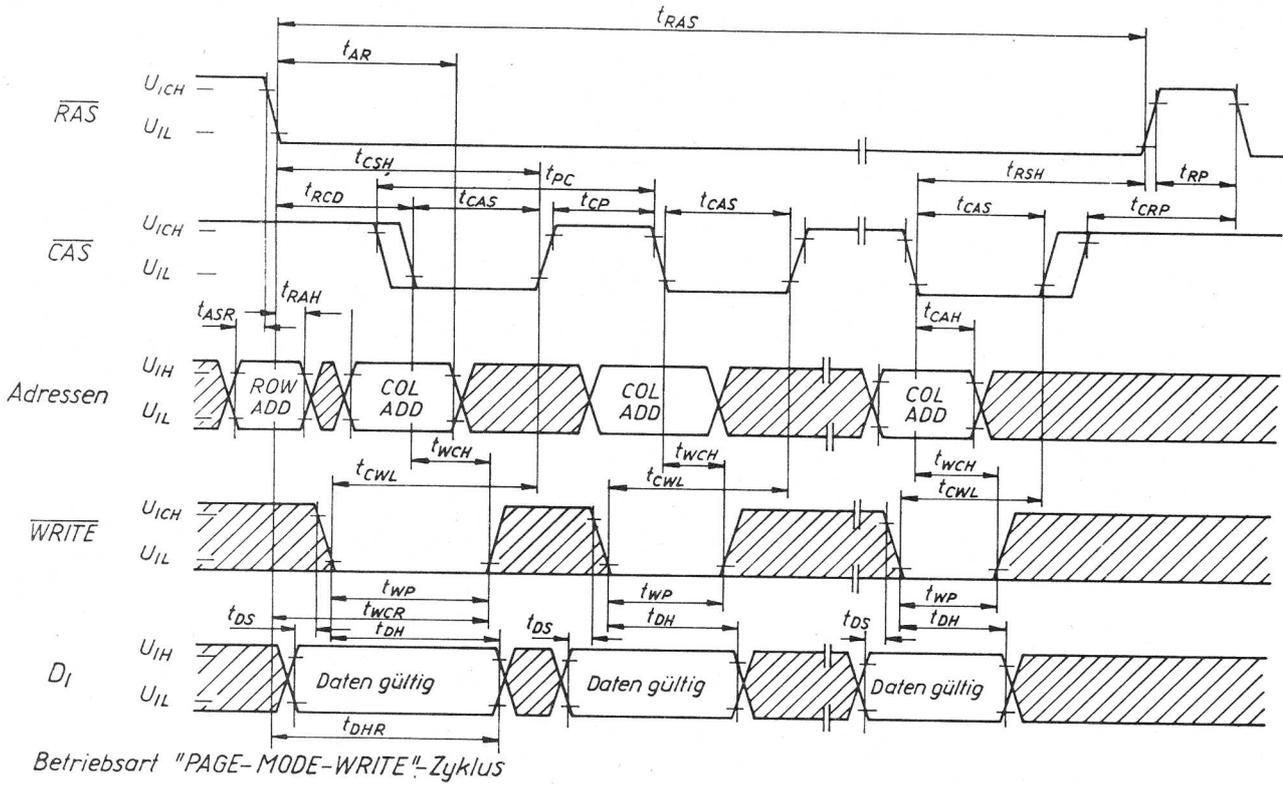
Betriebsart „PAGE-MODE-READ“-Zyklus



Betriebsart „READ-WRITE“/„READ-MODIFY-WRITE“-Zyklus



Betriebsart „WRITE“-Zyklus („EARLY-WRITE“)



BE-Nr. U 256 D: 137 87 44 000 256203

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.

The logo consists of the letters 'R', 'F', and 'T' in a bold, stylized font. Each letter is composed of multiple parallel horizontal lines, giving it a sense of depth and a technical, industrial feel.

Herausgeber:

veb applicationszentrum elektronik berlin
im veb kombinat mikroelektronik

DDR-1035 Berlin, Mainzer Straße 25

Telefon: 5 80 05 21, Telex: 011 2981 011 3055
